

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭56—42381

⑫ Int. Cl.³
H 01 L 29/93

識別記号
庁内整理番号
7357—5F

⑬ 公開 昭和56年(1981)4月20日

発明の数 1
審査請求 未請求

(全 4 頁)

⑭ 可変容量ダイオード装置

⑯ 発明者 原382番3号
花房光

⑰ 特 願 昭54—118605

⑱ 出 願 人 多摩市一の宮238番地55号
東光株式会社

⑲ 出 願 日 昭54(1979)9月14日

⑳ 出 願 人 東京都大田区東雪谷2丁目1番
17号

㉑ 発 明 者 榎沢義男

㉒ 出 願 人 会津東光株式会社

会津若松市神指町大字黒川字湯
川東6番5号

福島県耶麻郡塩川町大字小所根
字大谷地1番地

㉓ 発 明 者 松本好司

会津若松市一箕町大字亀賀字藤

明 細 書

1. 発明の名称

可変容量ダイオード装置

2. 特許請求の範囲

- (1) 半導体基盤の一表面にエピタキシャル層が形成されており、エピタキシャル層には一導電型の拡散層と該一導電型の拡散層より高濃度の反行導電型の拡散層とより多数の超導段とが形成されている可変容量ダイオード構造体において、少くとも一つの超導段とが形成されている一導電型の拡散層はエピタキシャル層の厚さ方向に拡散形成された平面状の面が露出する多数の拡散層から構成されていることを特徴とする可変容量ダイオード装置。
- (2) 全ての超導段とが形成されている一導電型の拡散層はエピタキシャル層の厚さ方向に拡散形成された同じ数の多数の拡散層から構成されている特許請求の範囲第1項記載の可変容量ダイオード装置。
3. 発明の詳細な説明

本発明は可変一電圧特性を有する可変容量ダイオード装置に関する。近時可変容量ダイオードはテレビジョンやAM用受信機の電子チューナに用いられるが、トラッキングエラーの技術問題の解決は満足すべきものではない。例えばAM用受信機の周波数同期回路は第1図(a)に示すようにトリミングコンデンサと可変容量ダイオード(VC1)で構成され、周波数同期回路は第1図(b)に示すようにトリミングコンデンサ2、バリスタコンデンサC2、可変容量ダイオード(VC2)により構成される。可変容量ダイオード(VC1、VC2)は可変一電圧特性の一致したものが1組として使われる。しかし可変一電圧特性が完全に一致していても周期的なトラッキングエラーが生じる。これは、他の周波数ではトラッキングエラーが生じる。そしてトラッキングエラーの特性が周波数と比例関係を示す原因となっている。

本発明は同じ半導体基盤に多数の可変容量ダイ

(1)

(2)

第2図にはその模範的断面図が製造時のメーカの開口部の寸法と共に示されている。1から6までと、1'から6'まではエビネフツル層8の内径形成された導電部が1層の板状であり、7、7'は形成された導電部が2層の板状であり、1から6までは2層の板状であり、1'から6'までは小さい数字のものからエビネフツル層8の厚さ方向に順次

形成されてあり、次のN面の放物線が、1.0を構成する。放物線より構成する直線の放物線はエドゥヤンツの第8の図面から見た時、平面の面積がすべて異なる。第2図には円に内接する直線の正角に同じ数種の放物線を構成するためのメッシュの正方形の開口部の一辺の長さが示されている。放物線1.0を構成する直線の放物線の平面の面積はすべて等しく、同じ寸法の開口部のメッシュを用いて形成される。放物線7と放物線9により1つ

の短縮段 P-N 接合が形成されておゐる。依散層 7 とは、依散層 10 により別の短縮段 P-N 接合が形成されている。依散層 7 と依散層 9 とにより形成される短縮段 P-N 接合は同前短縮回路に用いられる可変抵抗

紙類はすべてイオン注入法により行う。糸組で行うイオン注入法のトリーチ管、加速電圧、所定熱のための熱媒温度及びその時間は、第1表に示すとうりである。なお、不純物としては、りん又はひ素を用いる。

試教回数	1~4 回	教習團體数	時間	加速電圧
4 回	2000 回	1200 回	50 分	200 Kev

2	5×10^{11}	1200	350	150
3	6×10^{11}	1100	700	150
4	1×10^{12}	1100	200	150
5	2×10^{12}	1100	50	100
6	1×10^{14}	1000	50	100

このようにして、試験層 9 と試験層 10 を構成する建物の試験層が各層ごとこの試験層により構成されてゆき、 n 回の試験層により完了する。試験層 10 を構成する建物の試験層の平面の面積は、試験層 9 を構成する建物の試験層の平面の面積に同じ相対的に異なる割合で形成される。第 2 回には、試験層 10 を構成する建物の試験層の平面の面積は

(9)

(c)

1

环境因素	片一不量	剂量强度	时间	加速电压
1 回目	2X10 ¹⁰ 電/cm ²	1250 °C	500分	200Kev
2 "	3X10 ¹¹ "	1250	500	150
3 "	6X10 ¹¹ "	1100	700	150
4 "	1X10 ¹² "	1100	200	150
5 "	2X10 ¹² "	1100	50	100
6 "	1X10 ¹⁴ "	1000	50	100

このようにして、試料番号と試料厚 1.0 を所定する複数の試験層が各層ごとこの試験により構成されてゆき、6 層の試験層により完了する。試験層 1.0 を構成する複数の試験層の平面の面積は、試験層を構成する複数の試験層の平面の面積に対して相対的に異なる割合で形成される。第 2 回には試験層 1.0 を構成する複数の試験層の平面の面積

はすべて同じ同じ寸法の開口部のマスを用いて形成され、抵抗層9を形成するためのマスの開口部の寸法は各図ごとに記述された例が示されている。抵抗層9, 10が形成された後、反対導電体の不純物としてホロンを試験層9, 10の平面の面積よりも広くイオン注入により供給し、導電率0.5程度の抵抗層7, 7'を同時に形成する。最後に抵抗層7, 7'とエド9, キン7, 層8が形成されている表面とは反対側の半導体基板の表面に天々電極を形成する。

図3図は、このようにして製造された高周波同調回路に用いられる可変容量ダイオードAと局部発振回路に用いられる可変容量ダイオードBの相対的な容量-電圧特性を示す例である。

第3図において、A1は高周波同調回路に用いられる可変容量ダイオードのものであり、B1は局部発振回路に用いられる可変容量ダイオードのものである。容量-電圧特性B1が容量-電圧特性A1よりも上側に位置する電圧V1以下の領域、下側に位置する電圧V1と電圧V2間の領域、再

(1)

プエラ-は1KH, 以下に示すことができた。

本発明は又抵抗層9, 10が矢々同じ数の抵抗の抵抗層から構成され、可変容量ダイオードAと、可変容量ダイオードBが同時に形成できるようにしてある。可変容量ダイオードAと可変容量ダイオードBのいずれかを形成している時に残りの片方が形成される部分をマスで扱う必要はない。可変容量ダイオードAに与えられる容量-電圧特性を基準として、可変容量ダイオードBに与えられる容量-電圧特性を所望のものにするために抵抗層9を構成する抵抗の抵抗層のP-スケーラを加減電圧あるいは抵抗層9を抵抗層10を構成する抵抗の抵抗層と比較して見なせる必要もなく、単に電圧の抵抗層の平面の面積が見なせるだけである。同じ半導体基板に同じ抵抗層で同時に形成される可変容量ダイオードの相対的な容量-電圧特性が調節しやすいことは明らかである。同じ構成であれば容量-電圧特性を一致させやすい。又見なせる場合にも簡単に調節が可能である。従来は同じ半導体基板上に形成された容量-電圧

(8)

の上側に位置する電圧V2と電圧V3間の領域、所以下側に位置する電圧V3以上の領域が存在する。容量-電圧特性A1を基準として計測した電圧特性B1の相対的な関係をこのように記述して記述させる得る。抵抗層9を構成する抵抗の抵抗層の平面の面積が見なせることによる。

かくのごとく本発明の可変容量ダイオードは、高周波同調回路に用いられる可変容量ダイオードAの超電圧PN接合におけるN側の抵抗層10を構成する抵抗の抵抗層の平面の面積は変化させず、局部発振回路に用いられる可変容量ダイオードBの超電圧PN接合におけるN側の抵抗層9を構成する抵抗の抵抗層の平面の面積を変化させるようにしてある。従つてあらかじめトラッププエラ-を生じないようにするための高周波同調回路と局部発振回路に用いられる可変容量ダイオードの容量-電圧特性を調へておけば、第3図のように記述した容量-電圧特性が相対的に一致であつても容易に実現できる。

(9)

本発明では、余剰の中心部におたよりトラップ

特性が一致した数の可変容量ダイオードを用いていたから、トラッププエラ-を広い周波数範囲で小さくすることは不可能であつた。見なつた容量-電圧特性を有する可変容量ダイオードを同じ半導体基板上に同時に形成する本発明の可変容量ダイオードは、広い周波数範囲でトラッププエラ-を小さくすることが可能になつた。

本発明は実施例に限定されることなく広い応用範囲を有する。抵抗の抵抗層を必要に応じて多くしさらに詳細な調節も行えるし又逆に少くすることもできる。高周波同調回路と局部発振回路の同調定数によつても、抵抗の抵抗層の数や抵抗層の面積は異なる。実施例では局部発振回路の可変容量ダイオードの抵抗層9を構成する抵抗の抵抗層の平面の面積を変化させてあるが、高周波同調回路の可変容量ダイオードの抵抗層10について同じ手法を用いてもよい。又P側の導電体の抵抗層を平面の面積の異なる数の抵抗層で構成することも可能である。

00

数値9を構成する数値組、1', 2', ..., 6';
 数値10を構成する数値組、7, 7', P
 組の数値組、B: エピタキシャル層、A:
 本発明の回路に用いる可変容量ダイオード、
 B: 所部回路に用いる可変容量ダイオード

特許代理人
 東京株式会社
 中ノ島

さらに本発明は、ラミネーションを解決す
 る目的ばかりでなく、相対的に連続的に電圧
 特性を設けさせた複数の可変容量ダイオードを
 互換性として用いることができる。このような
 場合では、各々の可変容量ダイオードの構成は
 数値の表の層の平面の面積だけでなく、その他の部分
 も異ならせ、同時に形成されるような構成
 になつていない必要はない。

さらに、本発明のラミネーションを小さくす
 るための各層一電圧特性は一例を示したにすぎず、
 本発明の回路と所部回路の同定数によつ
 ては種々の相対的な容量一電圧特性が存在する。

4. 同様の構造を説明

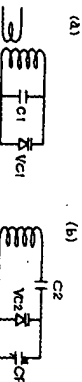
図1図(a), (b)は本発明の回路と所部回路の
 可変容量ダイオードが用いられる部分の回路図
 であり、第2図は本発明の可変容量ダイオード
 の構造を示す断面図であり、第3図は
 本発明の可変容量ダイオードの容量一電圧特
 性を示す図である。

9, 10: N型の基板層、1, 2, ..., 6: 層

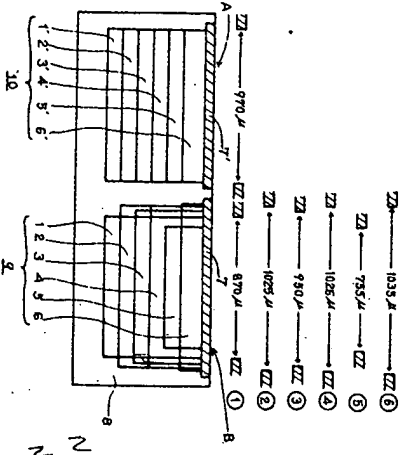
00

00

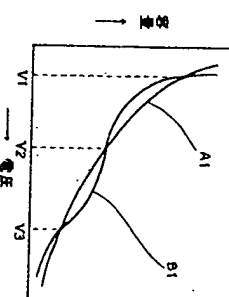
第1図



第2図



第3図



PAT-NO: JP356042381A

DOCUMENT-IDENTIFIER: JP 56042381 A

TITLE: VARIABLE CAPACITY DIODE DEVICE

PUBN-DATE: April 20, 1981

INVENTOR-INFORMATION:

NAME

ENOSAWA, YOSHIO
MATSUMOTO, KOJI
HANABUSA, MITSURU

ASSIGNEE-INFORMATION:

NAME

TOKO INC
AIZU TOKO KK

COUNTRY

N/A
N/A

APPL-NO: JP54118605

APPL-DATE: September 14, 1979

INT-CL (IPC): H01L029/93

US-CL-CURRENT: 257/596, 257/597 , 257/E21.033 , 257/E29.344

ABSTRACT:

PURPOSE: To obtain easily desired capacity vs. voltage characteristics of the variable capacity diode device by forming at least one diffused layer of higher abrupt P-N junction forming the diode of a plurality of diffused layers having different areas in plane sequentially formed in thicknesswise direction of an epitaxial layer.

CONSTITUTION: An N type layer 8 is epitaxially grown on an n<SP>+</SP> type semiconductor substrate, an N type impurity is diffused to forming a variable capacity diode used for a high frequency tuning circuit and a local oscillating circuit, and N type regions 10, 9 are formed. The regions 10, 9 are formed of

respective layers 1∼6 and 1'∼6' while varying the dose to 2×10^{11} <SP>∼ 1×10^{14} </SP> pieces/cm<SP> $2 < /$ SP> at every

layer to form super abrupt P-N junction. At this time the regions 10 used for the high frequency tuning circuit are formed to have same area in the respective diffused layers. The regions 9 for the local oscillating circuit are altered in size of the opening of the mask to $870 \times 1,035 \mu\text{m}$ at every

diffusion, and there is formed a difference in the plane areas of the respective layers 1∼6. Thereafter, p<SP>+</SP> type regions 7, 7' are diffused on the uppermost layers 6, 6' respectively.

COPYRIGHT: (C)1981,JPO&Japio